



(51) Internationale Patentklassifikation ⁵ :

H01L 27/146

A1

(11) Internationale Veröffentlichungsnummer: WO 93/19489

(43) Internationales
Veröffentlichungsdatum:

30. September 1993 (30.09.93)

(21) Internationales Aktenzeichen: PCT/DE93/00267

(22) Internationales Anmeldedatum: 23. März 1993 (23.03.93)

(30) Prioritätsdaten:
P 42 09 536.0 24. März 1992 (24.03.92) DE

(71) Anmelder (für alle Bestimmungsstaaten ausser US): INSTITUT FÜR MIKROELEKTRONIK STUTTGART [DE/DE]; Allmandring 30a, D-7000 Stuttgart 80 (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US) : HÖFFLINGER, Bernd [DE/DE]; Kalkofenstr. 19, D-7032 Sindelfingen (DE). LANDGRAF, Marc [US/US]; 106 Snowbar Ct., Folsom, CA 95630 (US). SEGER, Ulrich [DE/DE]; Brühlstr. 46, D-7037 Magstadt (DE).

(74) Anwalt: MÜNICH, Wilhelm; Kanzlei Münich, Steinmann, Schiller, Wilhelm-Mayr-Str. 11, D-8000 München 21 (DE).

(81) Bestimmungsstaaten: CA, JP, US, europäisches Patent (AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

Veröffentlicht

Mit internationalem Recherchenbericht.
Vor Ablauf der für Änderungen der Ansprüche zugelassenen Frist. Veröffentlichung wird wiederholt falls Änderungen eintreffen.

(54) Title: IMAGE CELL, IN PARTICULAR FOR AN IMAGING CHIP

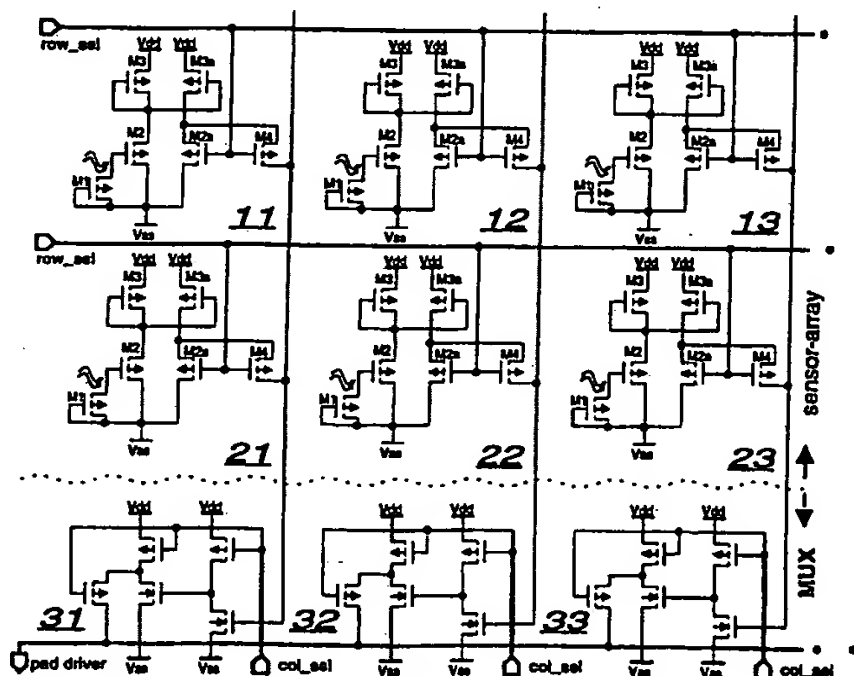
(54) Bezeichnung: BILDZELLE INSBESONDERE FÜR EINEN BILDAUFNEHMER-CHIP

(57) Abstract

An imaging chip is disclosed with a large number of image cells configured in a two-dimensional array. The said image cells are provided with field-effect transistors and a read-out logic. The invention is distinguished by the fact that, in order to map a high input signal dynamic ratio onto a reduced output signal dynamic ratio, each image cell is connected to one electrode of a first MOS transistor and to the gate of a second MOS transistor, while the other electrode of the first MOS transistor is connected to one pole of a voltage source.

(57) Zusammenfassung

Beschrieben wird ein Bildaufnehmer-Chip mit einer Vielzahl in Form eines zwei-dimensionalen Arrays angeordneten Bildzellen, die Feldeffekttransistoren aufweisen, und einer Ausleselogik. Die Erfindung zeichnet sich dadurch aus, daß zur Abbildung einer hohen Eingangssignaldynamik auf eine reduzierte Ausgangssignaldynamik das lichtempfindliche Element jeder Bildzelle mit der einen Elektrode eines ersten MOS-Transistors und mit dem Gate eines zweiten MOS-Transistors verbunden ist, und daß die andere Elektrode des ersten MOS-Transistors mit dem einen Pol einer Versorgungsspannungsquelle verbunden ist.



LEDIGLICH ZUR INFORMATION

Code, die zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AT	Österreich	FR	Frankreich	MR	Mauritanien
AU	Australien	GA	Gabon	MW	Malawi
BB	Barbados	GB	Vereinigtes Königreich	NL	Niederlande
BE	Belgien	GN	Guinea	NO	Norwegen
BF	Burkina Faso	GR	Griechenland	NZ	Neuseeland
BG	Bulgarien	HU	Ungarn	PL	Polen
BJ	Benin	IE	Irland	PT	Portugal
BR	Brasilien	IT	Italien	RO	Rumänien
CA	Kanada	JP	Japan	RU	Russische Föderation
CF	Zentrale Afrikanische Republik	KP	Demokratische Volksrepublik Korea	SD	Sudan
CG	Kongo	KR	Republik Korea	SE	Schweden
CH	Schweiz	KZ	Kasachstan	SK	Slowakische Republik
CI	Côte d'Ivoire	LI	Liechtenstein	SN	Senegal
CM	Kamerun	LK	Sri Lanka	SU	Sowjet Union
CS	Tschechoslowakei	LU	Luxemburg	TD	Tschad
CZ	Tschechische Republik	MC	Monaco	TC	Togo
DE	Deutschland	MG	Madagaskar	UA	Ukraine
DK	Dänemark	ML	Mali	US	Vereinigte Staaten von Amerika
ES	Spanien	MN	Mongolei	VN	Vietnam
FI	Finnland				

- 1 -

Bildzelle insbesondere für einen Bildaufnehmer-ChipB e s c h r e i b u n g**Technisches Gebiet**

Die Erfindung bezieht sich auf eine Bildzelle insbesondere für einen Bildaufnehmer-Chip mit einer Vielzahl in Form eines zweidimensionalen Arrays angeordneten Bildzellen und mit einer Ausleselogik, die das Auslesen des aufgenommenen Bildes in eine nachgeordnete Bildverarbeitungseinrichtung gestattet.

Natürliche Szenen weisen eine Bestrahlungsstärke-Dynamik von unter Umständen mehr als 1.000.000:1 auf. Um derartige Szenen mit einem Bildaufnahmesystem gleichzeitig abbilden zu können, müßte jedes Glied in der Signalverarbeitungskette, d.h. das Sensorelement, die Ausleselogik, sowie ggf. nachgeordnete A/D-Konverter zum Einlesen des Bildes in ein Bildverarbeitungssystem einen Dynamikbereich von 120 dB aufweisen. Ein derartiger Dynamikbereich ist zwar mit einzelnen Komponenten, wie speziellen Halbleiterdioden oder diskreten A/D-Konvertern erreichbar, Elemente, die einen Dynamikbereich von 120 dB aufweisen, eignen sich jedoch nicht zur Integration in einem digitalen CMOS-Prozeß. Andererseits ist auf der digitalen "Seite", d.h. bei der nachgeordneten Bildverarbeitung bei entsprechendem Hardware-Aufwand eine nahezu beliebige Dynamik erreichbar.

Stand der Technik

In der US-PS 4 973 833 ist ein Bildaufnehmer-Chip vorgeschlagen worden, dessen lichtempfindliche Elemente

Photodioden oder MOS-Transistoren sind, deren erzeugte Signale alle logarithmisch konvertiert werden. Zur Speicherung und zum Transfer der Signale der lichtempfindlichen Elemente wird ein Charge Coupled Device (CCD) verwandt.

Dieser aus der US-PS 4 973 833 bekannte Bildaufnehmer-Chip hat jedoch den Nachteil, daß es nicht möglich ist, die Eingangssignaldynamik zu steuern, die Eingangssignaldynamik ist vielmehr bei dem in der US-PS 4 973 833 beschriebenen Bildaufnehmer auf "logarithmisch" festgelegt. Ferner ist kein direktes und zerstörungsfreies Auslesen der Bildinformation möglich.

In dem EP 0 390 205 A2 ist eine elektrische Schaltung beschrieben, die sich durch eine hohe Verstärkung bei der Umwandlung von elektrischer Ladung zu Spannung auszeichnet. Diese Schaltung wird vornehmlich für Charge Coupled Devices (CCDs) benutzt. Bei dieser in der EP 0 390 205 A2 beschriebenen Schaltung ist ebenfalls keine Steuerung der Kompression des Eingangssignals möglich. Die Verstärkerschaltung nach dem EP 0 390 205 A2 ermöglicht zwar eine hohe Verstärkung für geringe Ladungen, kann aber den Verstärkungsfaktor nicht steuern und wird bei höheren Ladungen schnell an ihre Grenzen stoßen.

In der US-PS 4 473 836 ist ein Bildaufnehmer-Chip vorgeschlagen worden, bei dem ein MOS-Feldeffekt-Transistor das lichtempfindliche Element bildet. Die Gate-Elektrode des MOS-Feldeffekt-Transistors ist elektrisch mit einem floatenden photoempfindlichen Diffusionsbereich verbunden. Hierdurch erhält man eine Bildzelle, die eine hohe Eingangssignaldynamik auf eine reduzierte

Ausgangssignaldynamik abbildet. Diese Zelle erlaubt eine weitere Signalverarbeitung mit herkömmlichen, in dem selben MOS-Prozeß hergestellten Schaltungen, da stark reduzierte Dynamikanforderungen an diese Komponenten gestellt werden.

Dieser aus der US-PS 4 473 836 bekannte Bildaufnehmer-Chip hat jedoch eine Reihe von Nachteilen:

Zum einen erfolgt die Abbildung der Eingangssignaldynamik auf die Ausgangssignaldynamik nur annähernd logarithmisch, wobei der genaue Verlauf der Kennlinie stark von Herstell-Parametern abhängt. Dabei geht die ansatzweise logarithmische Kennlinie in eine "Wurzel-Kennlinie" über. Weiter werden Versorgungsspannungen benötigt, die nicht zu Versorgungsspannungen digitaler CMOS-VLSI Schaltungen kompatibel sind.

Weiterhin eignet sich der bekannte Bildaufnehmer mit ansatzweiser logarithmischer Signalkompression aufgrund von Intoleranzen gegenüber Schwankungen von Prozessparametern nicht für eine Array-Anordnung oder muß in Spezialprozessen hergestellt werden.

Beschreibung der Erfindung

Der Erfindung liegt die Aufgabe zugrunde, eine Bildzelle insbesondere für einen Bildsensor anzugeben, die eine hohe Eingangssignaldynamik mit einer in bestimmten Grenzen wählbaren Kennlinie und insbesondere logarithmisch auf eine Ausgangssignaldynamik abbildet.

Diese Bildzelle und damit ein entsprechender Bildsensor soll in herkömmlicher CMOS-Technologie herstellbar und mit digitalen Schaltungsteilen integrierbar sowie mit

einer einzigen Spannungsversorgung betreibbar sein, die zu herkömmlichen digitalen CMOS-Schaltungen kompatibel ist.

Ferner sollte der erfindungsgemäße Bildsensor die Realisierung einer rauscharmen Signalverstärkung sowie die Unterdrückung des Taktübersprechens beim Auslesen erlauben. Weiter soll es möglich sein, Bildpunkte mit hoher Pixelwiederholfrequenz ($>50\text{Hz}$ wie in HDTV-Anwendungen üblich) und möglichst im wahlfreien Zugriff, auszulesen.

Eine erfindungsgemäße Lösung dieser Aufgabe ist in den Patentansprüchen angegeben.

Erfindungsgemäß ist zur Abbildung einer hohen Eingangssignaldynamik auf eine reduzierte Ausgangssignaldynamik das lichtempfindliche Element jeder Bildzelle mit der einen Elektrode eines ersten MOS-Transistors und mit dem Gate eines zweiten MOS-Transistors verbunden. Die andere Elektrode des ersten MOS-Transistors mit dem einen Pol einer Versorgungsspannungsquelle verbunden.

Dabei ist bevorzugt die eine Elektrode des ersten MOS-Transistors die Sourceelektrode und die andere Elektrode die Drainelektrode (Anspruch 2).

Die erfindungsgemäße Bildzelle weist eine Kennlinie "Beleuchtungsstärke bzw. Bestrahlungsstärke/Ausgangssignal" auf, die in bestimmten Grenzen insbesondere dadurch eingestellt werden kann, daß an die Gateelektrode des ersten MOS-Transistors eine entsprechende Steuerspannung angelegt wird. Durch diese Steuerspannung ist die Kompression der Eingangssignaldynamik steuerbar.

Insbesondere erhält man dann, wenn gemäß Anspruch 4 die Drainelektrode und das Gate des ersten MOS-Transistoren kurzgeschlossen und auf ein festes Potential gelegt sind, eine über einen Bereich von mehr als sieben Dekaden exakt logarithmische Ausgangskennlinie, die eine radiometrisch eindeutige Auswertung der Bildinformation zuläßt.

Die erfindungsgemäße Bildzelle hat darüberhinaus eine Reihe weiterer Vorteile:

Beispielsweise läßt sich die Bildzelle und damit der erfindungsgemäße Bildsensor mit nahezu beliebigen Prozessen herstellen, wie der Aufzucht von Zellkulturen als Sensorelemente auf einem passivierten Chip, der als "Anschluß" nur noch über eine nach oben kontaktierbare Elektrode zur Ableitung der Potentiale dient.

Auch die Ankopplung von Schottky-Dioden als Sensorelemente insbesondere für den Infrarotbereich ist möglich. Außerdem sind Dioden, die auf elektromagnetische Strahlung empfindlich sind (insbesondere lichtempfindliche Dioden) als Sensorelemente denkbar.

Bei einer weiteren, für Bildsensoren für den sichtbaren Spektralbereich bevorzugten Ausführungsform ist das lichtempfindliche Element die eine Elektrode des ersten MOS-Transistors (Anspruch 3).

Gerade in diesem Falle läßt sich der erfindungsgemäße Bildsensor in einem Standard CMOS-Prozeß für Digitalschaltungen - wie einem Prozess mit zwei Metallschichten und einer Polysiliziumschicht - sowohl in einem 2µm

n- oder p-Wannen Prozeß als auch in einem 1,2 μm p- oder n-Wannen Prozeß (und noch kleineren Kanalbreiten) realisieren. Der erfindungsgemäße Bildsensor läßt sich dann auch mit Standard-CMOS-Versorgungspegeln betreiben.

Durch den erfindungsgemäßen Aufbau ist die Bild-Information ohne Zerstörung der Bildinformation auslesbar. Damit ist es möglich, die Ausleselogik so zu gestalten, daß sie einen wahlfreien Zugriff auf die einzelnen Bildzellen erlaubt (Anspruch 9). Dies ist insbesondere dann von Vorteil, wenn das aufgenommene Bild in einer Bildverarbeitungseinrichtung weiter verarbeitet werden soll, da es häufig ausreicht, zur Überprüfung einer Szene nur einen Teil der Bildzellen auszulesen. In diesem Falle ist es bevorzugt, wenn gemäß Anspruch 10 eine nachgeordnete Bildverarbeitungseinrichtung das Auslesen frei wählbarer Zellen über einen Bus und die Ausleselogik steuert.

Weiterhin ist es bevorzugt, wenn jede einzelne Bildzelle bzw. jedes Sensorelement über geeignete Treiber verfügt, die die Ansteuerung einer parasitären kapazitiven Last, z.B. einer Leseleitung erlauben. Diese Treiber können jeweils nur zum Zugriff aktiviert werden, um Energie einzusparen und die Sensorumgebung nicht aufzuheizen, bzw. das thermische Rauschen zu verringern.

Bei der im Anspruch 5 gekennzeichneten Weiterbildung ist hierzu ein als Source-Folger-Verstärker ausgebildeter Ausleseverstärker vorgesehen. Dabei ist es bevorzugt, wenn der Treiber zweistufig ausgeführt wird (Anspruch 7).

Hierdurch erhält man eine schnelle Antwortzeit auf die (wahlfreie) Adressierung, ohne das Sensorelement mit einer hohen Eingangsimpedanz zu belasten. Ein geeigneter Ruhestrom in der ersten Stufe wird durch die Beschaltung erzwungen, so daß die Aussteuerung der zweiten (Leistungsstufe) in ausreichender Geschwindigkeit ermöglicht wird. Gegenüber herkömmlichen Sensorstrukturen können damit Arrays mit erheblich geringerer Stromaufnahme gebaut werden. Typische Werte sind 100 mW für ein 4096 Pixel großes Array incl. Dekoder.

Weiterhin ist selbst im "worst case", d.h. einer Bestrahlungsstärke $< 1 \mu\text{W}/\text{cm}^2$ eine Pixelwiederholfrequenz von 1kHz möglich.

Durch die im Anspruch 8 gekennzeichnete Weiterbildung, bei der die Metallschicht, die die Bereiche, die nicht lichtempfindlich sein sollen, abdeckt, als Versorgungsleitung für die Schaltung verwendet wird, wird nicht nur der Herstellvorgang vereinfacht, sondern auch die Spannungsversorgung verbessert.

Kurze Beschreibung der Zeichnung

Die Erfindung wird nachstehend ohne Beschränkung des allgemeinen Erfindungsgedankens anhand von Ausführungsbeispielen unter Bezugnahme auf die Zeichnung exemplarisch beschrieben, auf die im übrigen bezüglich der Offenbarung aller im Text nicht näher erläuterten erfindungsgemäßen Einzelheiten ausdrücklich verwiesen wird. Es zeigen:

Fig. 1 einen Ausschnitt aus einem erfindungsgemäßen Bildaufnehmer-Array,

Fig. 2 einen Querschnitt durch eine Bildzelle,
Fig. 3 mit dem diesem Ausführungsbeispiel erhaltene
Meßergebnisse, und
Fig. 4a und 4b einen Vergleich eines erfindungsgemäßen
Sensors mit einem herkömmlichen Sensor mit
"linearer Empfindlichkeit".

Beschreibung von Ausführungsbeispielen

Fig. 1 einen Ausschnitt von 2*3 Bildzellen bzw. Sensorelementen 11..13, 21..23 aus einem Bildaufnehmer-Array. Im unteren Teil von Fig. 1 sind analoge Multiplexer 31, 32 und 33 mit digitalem Eingang dargestellt.

Bei dem gezeigten Ausführungsbeispiel besteht jede Bildzelle bzw. jedes Sensorelement 11..23 aus sechs MOS-Transistoren M1, M2, M2a, M3, M3a und M4, die beispielsweise p-Kanal Enhancement-Transistoren sein können. Das lichtempfindliche Element jeder Bildzelle 11..23 ist die Sourceelektrode des ersten MOS-Transistors M1, die mit dem Gate des zweiten MOS-Transistors M2 verbunden ist, der als Sourcefolger geschaltet ist. Die Drainelektrode des ersten MOS-Transistors M1 mit dem einen Pol V_{ss} der Versorgungsspannungsquelle verbunden.

Der Sourcefolger M2 dient zur Impedanzwandlung und wird im Hinblick auf ein gutes Hochfrequenzverhalten unmittelbar neben dem Sensorelement, bei dem gezeigten Ausführungsbeispiel also dem Transistor M1 integriert.

Der MOS-Transistor M3 dient als "Load"-Element, d.h. als Last für den Sourcefolger M2.

Ein weiterer, ebenfalls als Sourcefolger geschalteter

MOS-Transistor M3a bildet eine zweite Verstärkerstufe. Der MOS-Transistor M2a dient als Last für diese Verstärkerstufe, während der Ausgangstransistor M4 als Leistungstransistor geschaltet ist. Die MOS-Transistoren M2a und M4 werden nur während eines Auslesevorganges, bei dem die mit "row_sel" bezeichnete Steuerleitung für die Auswahl der auszulesenden Reihe aktiv auf niedriges Potential gelegt ist, durchgeschaltet, so daß sie auch nur während des Auslesevorganges Leistung aufnehmen.

Die Auswahl der auszulesenden Spalte (col_sel) erfolgt über die analogen Multiplexer 31..33, die über ein digitales Eingangssignal (col_sel) angesteuert werden. Zur genauen Ausbildung dieser Schaltungsbauteile wird ausdrücklich auf Fig. 1 verwiesen.

Die dargestellte Schaltung erlaubt eine rauscharme Verstärkung direkt am Sensorelement und eine Anpassung an gewünschte Arraygrößen, bzw. geforderte Auslesezeiten.

Bevorzugt sind bei der in Fig. 1 dargestellten Schaltung außer der photoaktiven Sourceelektrode des MOS-Transistors 1 alle Schaltungsteile mit einer Aluminium-Abschirmung abgedeckt, die gleichzeitig zur elektrischen Versorgung des Chips (V_{ss}) und zur Stabilisierung der Spannungsversorgung (Verwendung als Siebkondensator!) dient, und damit eine höhere Integrationsdichte erlaubt.

Fig. 2 zeigt eine mögliche Realisierung einer Bildzelle 11..23. Die Transistoren M1 bis M6 sind p-Kanal Enhancement-Transistoren in einer n-Wanne, die auf positives Versorgungspotential V_{dd} (5V) gelegt ist, während das

darunterliegende Substrat mit negativem Versorgungspotential V_{ss} (OV) kontaktiert wird.

Natürlich ist entsprechend eine Bildzelle aus ausschließlich n-Kanal enhancement Transistoren in einer p-Wanne, oder CMOS-Transistoren in mehreren Wannen, dann allerdings auf Kosten des Füllfaktors, realisierbar.

Wie bereits erwähnt, ist das eigentliche photoaktive Element die "floating source" des MOS-Transistors M1, da die restliche Schaltung durch eine Aluminium-Ab-schirmung Al abgedeckt ist, die verhindert, daß auf sie auftreffende Strahlungsteilchen (Fall a in Fig. 2) Ladungsträger im halbleitenden Material generieren.

Die "floating-source" sammelt "Löcher", die durch Lichteinwirkung in der n-Wanne generiert werden und durch Diffusions- oder Drift-Ströme (letzteres nur in geringem Umfang) in die Raumladungszone 1 gelangen, oder direkt in der Raumladungszone 1 generiert werden (Fall c und d in Fig. 2). Ladungen, die in Oberflächen-nahen Schichten der Sourceelektrode erzeugt werden, (Fall b) werden größten-teils in "surface traps" gefangen und tragen daher kaum zu dem erzeugten Photostrom bei. Ladungen, die in der Raumladungszone 2 generiert werden, können über die Wanne bzw. das Substrat abgeleitet werden. Nur die Ladungs-träger, welche in der Raumladungszone der Sourceelektrode gesammelt werden und die direkt proportional zur absorbierten Lichtenergie sind, tragen zur Potentialerhöhung bei, führen jedoch nicht zur Ausbildung einer Inversions-schicht im Kanal, da das Source-potential ständig unter der Schwellspannung bleibt, da die n-Wanne auf 5V liegt.

Im Gegensatz zu herkömmlichen integrierenden Photo-detektoren werden in einer erfindungsgemäß aufgebauten Bildzelle die Ladungen in Form des "Subthreshold"-Stromes durch den Kanal abgeleitet; d.h., ist der ableitende Transistor richtig dimensioniert, kann selbst bei Bestrahlungen mit sichtbarem Licht in einem Bereich $< 10\text{W}/\text{cm}^2$ keine Sättigung auftreten.

Der "Subthreshold"-Strom, der letztlich das Source-Potential beeinflusst, läßt sich aus der folgenden Beziehung berechnen:

$$I_{ST} = (K_1 C_B) * (kT/q)^2 * e^{[q(\phi_{ss} - 2\phi_F)/kT]} * (1 - e^{(-qV_{DS})/kT}) \quad (1)$$

$$C_B = (K_2 / [2(\phi_{ss} - V_{BS})])^{1/2} \quad (2)$$

$$\phi_{ss} = V_{GS} - V_{FB} - V_0 [1 + 2(V_{GS} - V_{VB} - V_{BS})]^{1/2} \quad (3)$$

- wobei $K_1 = \mu_{n\text{eff}} W/L$
mit $\mu_{n\text{eff}}$ = effektive Elektronenbeweglichkeit
- $K_2 = qK_s \epsilon_0 N_B$ mit
 K_s = dielektrische Konstante von Si
 N_B = Netto Dotierstoffkonzentration
- C_B = Kapazität der Verarmungszone (F/cm^2)
- k = Boltzmannkonstante
- T = Temperatur in Kelvin
- q = Elementarladung
- ϕ_F = Fermipotential
- ϕ_{ss} = Oberflächen-Potential der Source
- $V_0 = qK_s \epsilon_0 N_B / (C_0)^2$ mit
 C_0 = flächen-normierte Oxidkapazität (F/cm^2)
- V_{FB} = Flachband-Spannung
- V_{DS} = Drain Source-Spannung
- V_{BS} = Bulk Source-Spannung
- V_{GS} = Gate Source-Spannung

Der zweite exponentielle Faktor in Gl. (1) kann für $V_{Ds} > kT/q$ vernachlässigt werden.

Wegen der in Fig. 1 dargestellten Beschaltung des Sensorelements ist $V_{Gs}-V_{Bs}$ von V_s unabhängig; d.h. eine Konstante. Damit hängt ϕ_{ss} in Gl. (3) direkt von V_{Gs} ab und führt bei Einsetzen in Gl. (2) zu einer weiteren Konstanten. Erneutes Einsetzen in Gl. (1) zeigt, daß für I_{st} eine rein exponentielle Abhängigkeit von V_s besteht; d.h. daß der Photostrom dem Logarithmus der Sourcespannung und damit der eingestrahlten Lichtleistung proportional ist. In bisher bekannten, ähnlichen Strukturen (1) führt die Anbindung der Source auf das Gate zu einer zusätzlichen Quadratwurzelabhängigkeit in der Gleichungen (2) und (3).

Fig. 3 zeigt die Abhängigkeit der Ausgangsspannung in mV als Funktion der Bestrahlungsstärke, wobei diese auf der Abszisse in willkürlichen Einheiten von 10^x aufgetragen ist. Fig. 3 zeigt, daß über einen Bereich von sieben Dekaden eine exakte Lin-Log Umsetzung erfolgt.

Fig. 4a zeigt im oberen Teil das Ausgangssignal einer erfindungsgemäßen Bildzelle als Funktion der auf der Abszisse aufgetragenen Beleuchtungsstärke. Dabei verdoppelt sich die Intensität des auf die Bildzelle auftreffenden Lichts bei jedem Schritt in x-Richtung. Das entsprechende Ausgangssignal der Bildzelle mit logarithmischer Kennlinie ist auf der y-Achse in willkürlichen Einheiten aufgetragen.

Fig. 4b zeigt die entsprechenden Darstellungen für eine

herkömmliche Bildzelle mit "linearer Empfindlichkeit".

Im unteren Teil der Fig. 4a und 4b ist der auflösbare Kontrast für die jeweiligen Bildzellen bei A/D-Wandlung mit einem 8-bit-A/D-Wandler aufgetragen. Für die erfindungsgemäße Bildzelle ist der auflösbare Kontrast unabhängig von der Beleuchtungsstärke konstant, während er bei herkömmlichen Bildzellen mit zunehmender Intensität sinkt und auf geringe Werte zurückgeht.

Die erfindungsgemäßen Bildzellen bzw. Sensorelemente erlauben die exakt logarithmische Kompression von Lichtsignalen und eignen sich daher besonders zur Abbildung hochdynamischer Lichtsignale. Die Integration von Sensorelementen und Ausleseverstärker in eine Bildzelle, die in Standard CMOS Prozessen (sowohl p- als auch n-Wannen tauglich) prozessierbar ist, qualifiziert dieser Bildsensorzelle besonders für den Bau von XY-Bildsensoren mit integrierter digitaler Bildverarbeitung.

Die erfindungsgemäße Bildzelle eignet sich aber auch als "stand-alone-Element, beispielsweise als lichtempfindliches Element zum Einsatz in Repeatern für Lichtwellenleiter.

P a t e n t a n s p r ü c h e

1. Bildzelle mit Feldeffekttransistoren insbesondere für einen Bildaufnehmer-Chip mit einer Vielzahl derartiger in Form eines zweidimensionalen Arrays angeordneten Bildzellen und mit einer Ausleselogik, dadurch gekennzeichnet, daß zur Abbildung einer hohen Eingangssignaldynamik auf eine reduzierte Ausgangssignaldynamik das lichtempfindliche Element der Bildzelle (11..23) mit der einen Elektrode eines ersten MOS-Transistors (M1) und mit dem Gate eines zweiten MOS-Transistors (M2) verbunden ist, daß an das Gate des ersten MOS-Transistors (M1) eine Steuerspannung angelegt ist, durch die die Kompression der Eingangssignaldynamik steuerbar ist, daß die andere Elektrode des ersten MOS-Transistors (M1) mit dem einen Pol (V_{ss}) einer Versorgungsspannungsquelle verbunden ist, und daß an der zweiten Elektrode des zweiten MOS-Transistors ((2)) das Ausgangssignal abgegriffen wird.

2. Bildzelle nach Anspruch 1, dadurch gekennzeichnet, daß die eine Elektrode des ersten MOS-Transistors (M1) die Sourceelektrode und die andere Elektrode die Drainelektrode ist.

3. Bildzelle nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß das lichtempfindliche Element die eine Elektrode des ersten MOS-Transistors (M1) ist.

4. Bildzelle nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß die Drainelektrode und das

Gate des ersten MOS-Transistoren (M1) kurzgeschlossen und auf ein festes Potential (V_{ss}) gelegt sind, so daß sich eine logarithmische Kennlinie ergibt

5. Bildzelle nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß ein als Source-Folger-Verstärker ausgebildeter Ausleseverstärker (M2) vorgesehen ist.

6. Bildzelle nach Anspruch 5, dadurch gekennzeichnet, daß an den Ausleseverstärker (M2) ein zweistufig ausgebildeter zweiter Ausleseverstärker (M3a, M4) anschließt, dessen erste Stufe (M3a) einen geringen Ruhstrom aufnimmt, und dessen zweite als Leistungsstufe ausgebildete Stufe (M4) nur zum Auslesen aktiviert wird.

7. Bildzelle nach Anspruch 5 oder 6, dadurch gekennzeichnet, daß MOS-Transistoren (M2a, M3) als Last für die Sourcefolger-Verstärker dienen.

8. Bildzelle nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß eine Metallschicht (A1) die Bereiche, die nicht lichtempfindlich sein sollen, abdeckt und als Versorgungsleitung für die Schaltung verwendet wird.

9. Bildaufnehmer-Chip mit Bildzellen nach einem der Ansprüche 1 bis 8, dadurch gekennzeichnet, daß die Bild-Information ohne Zerstörung der Bildinformation auslesbar ist, und daß die Ausleselogik (row_sel, 31..33) einen wahlfreien Zugriff auf die einzelnen Bildzellen (11..23) erlaubt.

10. Bildaufnehmer-Chip nach Anspruch 9, dadurch gekennzeichnet, daß eine nachgeordnete Bildverarbeitungseinrichtung das Auslesen frei wählbarer Zellen (11..23) über einen Bus (row_sel, col_sel) und die Ausleselogik (31..33) steuert.

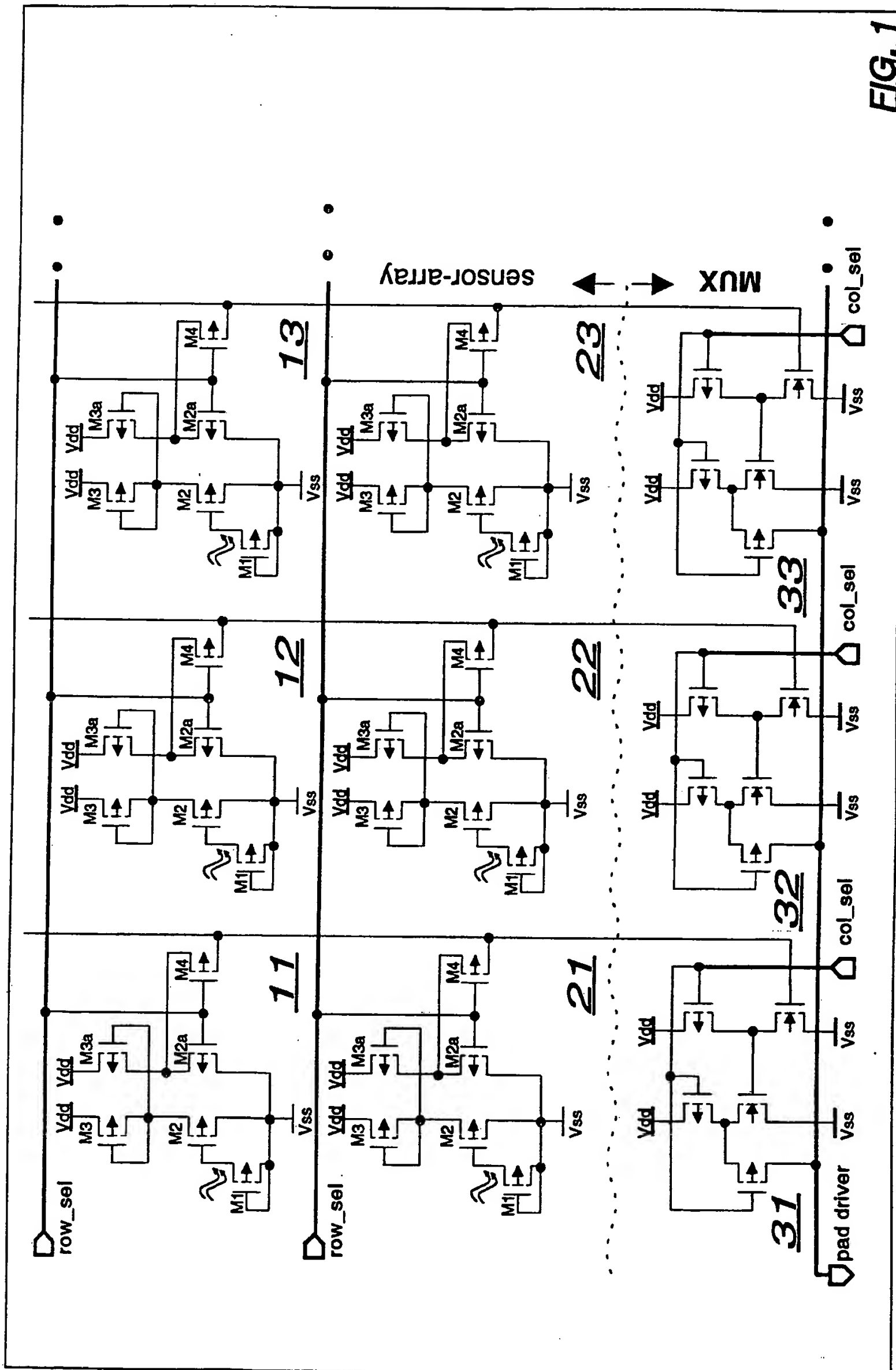
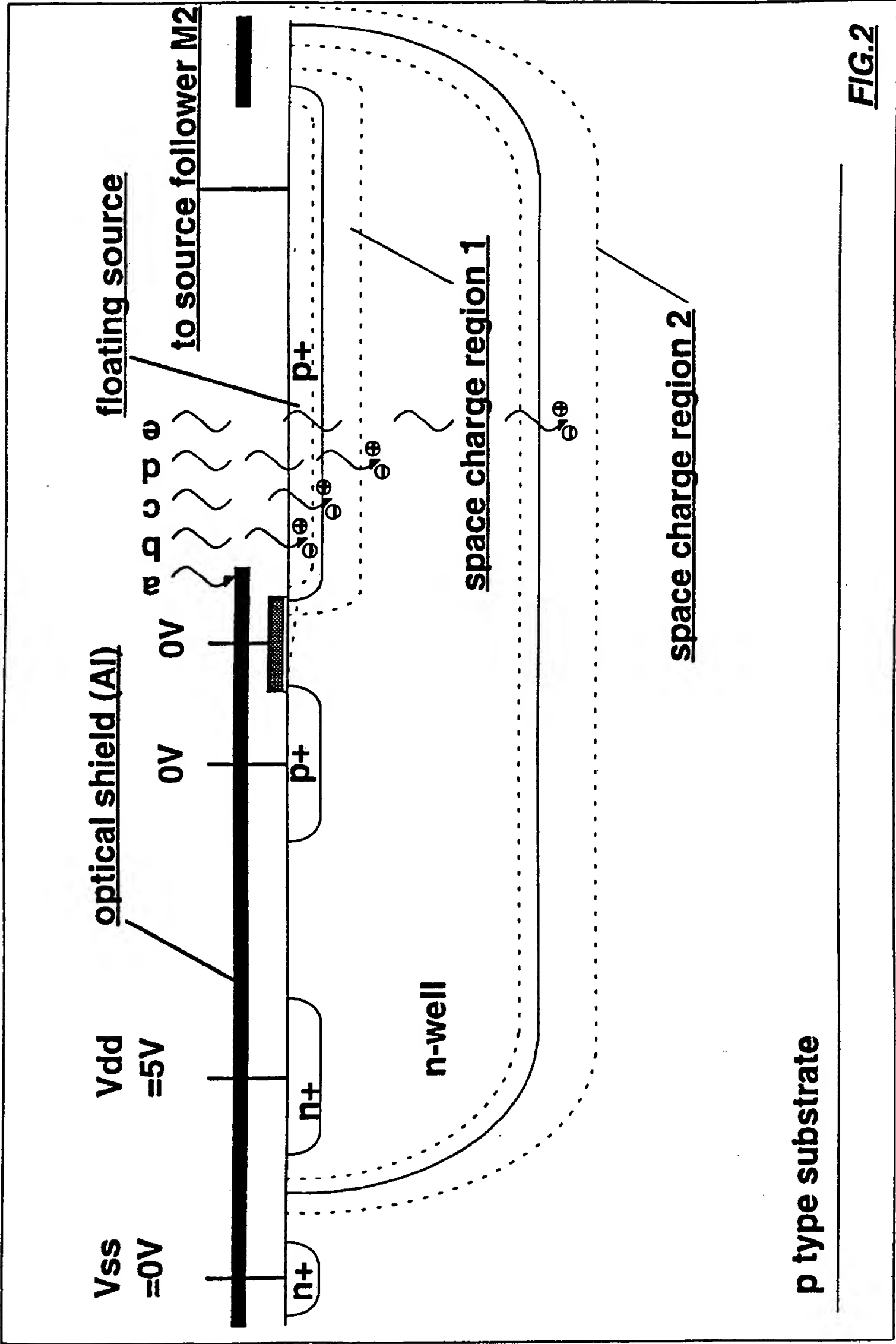
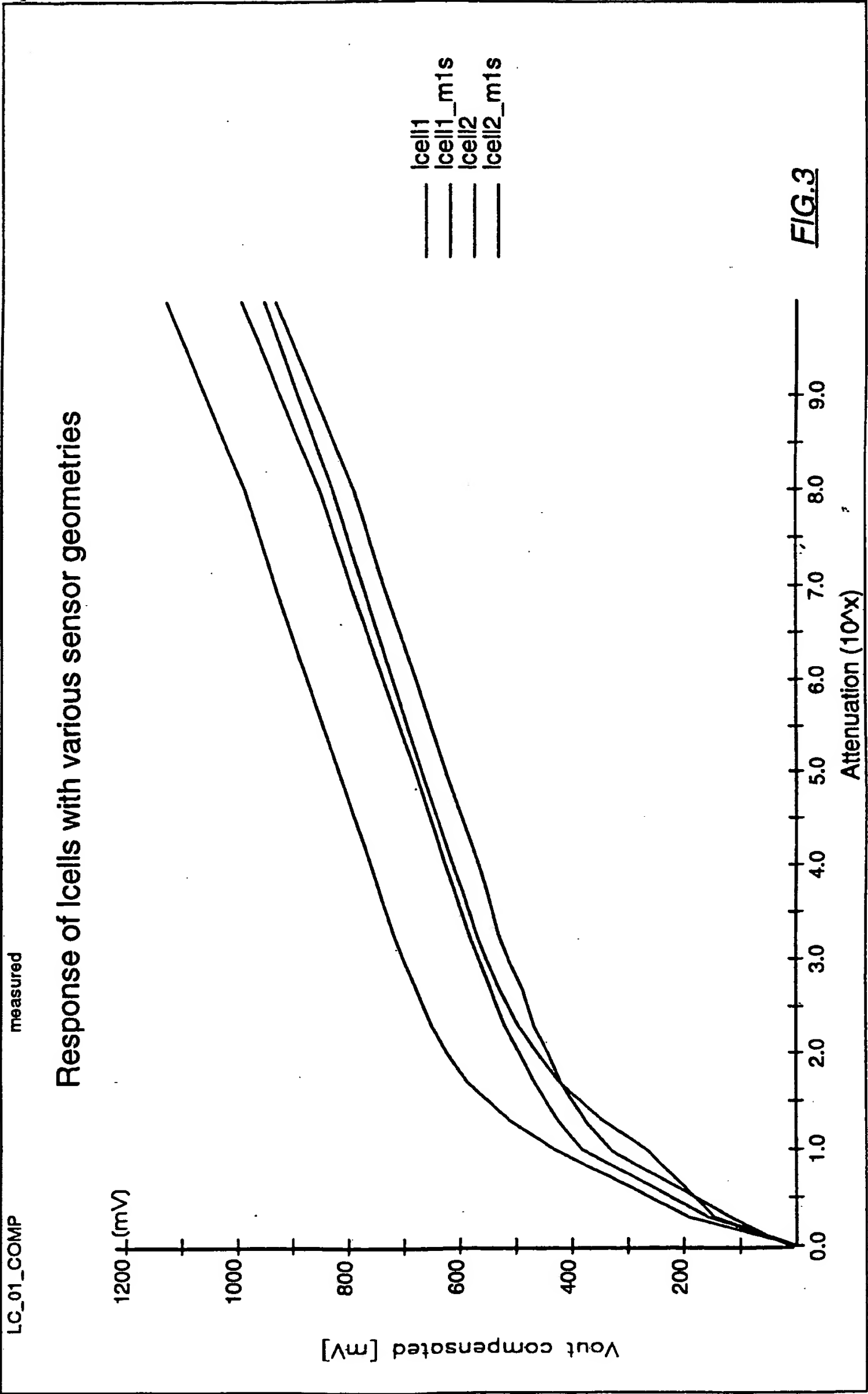


FIG. 1





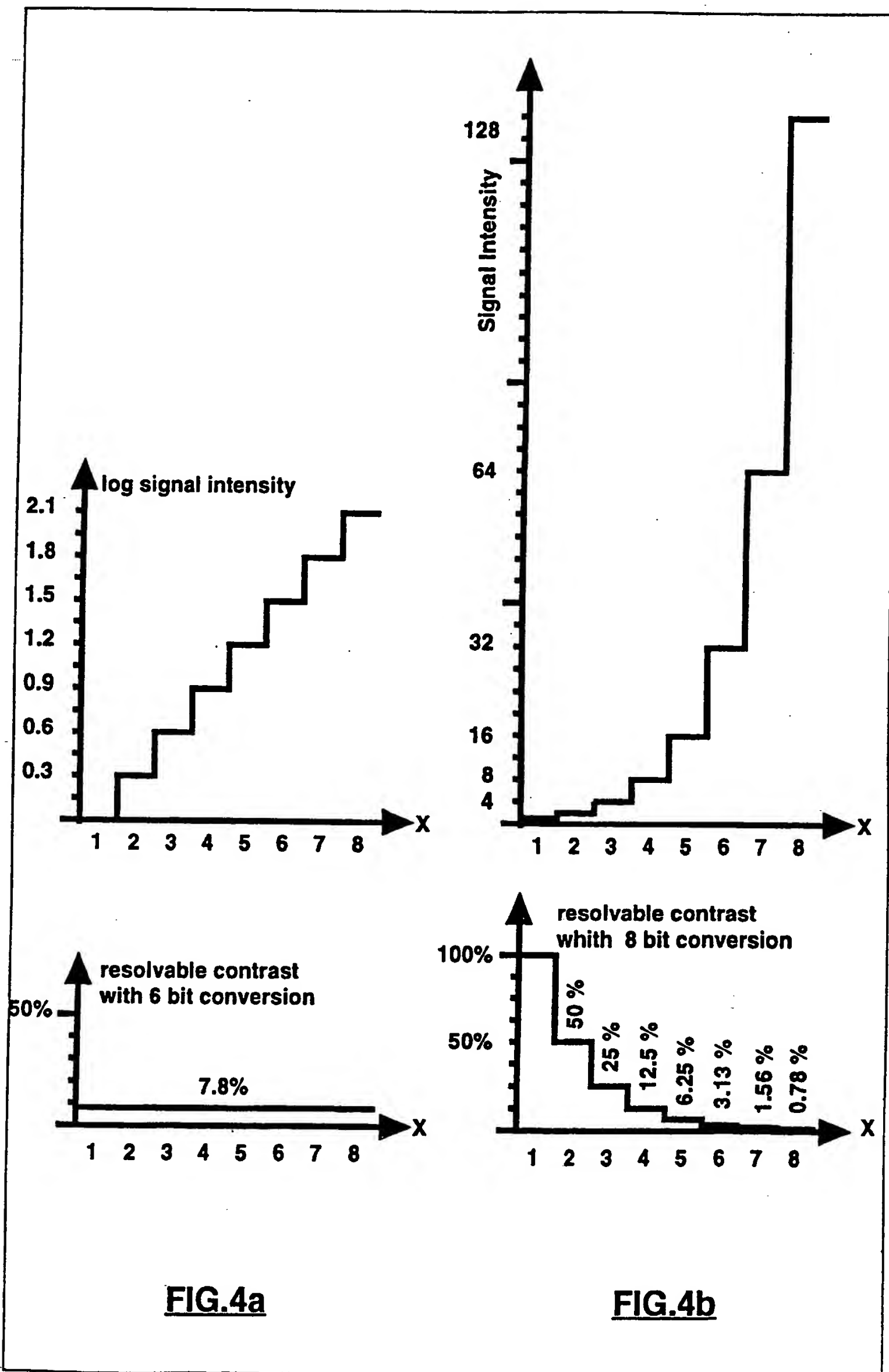


FIG.4a

FIG.4b

INTERNATIONAL SEARCH REPORT

International application No.

PCT/DE 93/00267

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. ⁵ H01L 27/146

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. ⁵ H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	1985 CHAPEL HILL CONFERENCE ON VLSI 1985, pages 463 - 471 CARVER MEAD 'A SENSITIVE ELECTRONIC PHOTORECEPTOR' see page 463 - page 467	1-10
A	PATENT ABSTRACTS OF JAPAN vol. 15, No. 453 (E-1134) 18 November 1991 & JP, A, 31 92 764 (MINOLTA CAMERA CO LTD) see abstract	1-10
A	US, A, 4 473 836 (CHAMBERLAIN) 25 September 1984 cited in the application see abstract	1-10
A	EP, A, 0 028 960 (THOMSON-CSF) 20 May 1981 see abstract	1-10
	-/--	

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

07 July 1993 (07.07.93)

Date of mailing of the international search report

29 July 1993 (29.07.93)

Name and mailing address of the ISA/

European Patent Office

Facsimile No.

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/DE 93/00267

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	IEEE JOURNAL OF SOLID-STATE CIRCUITS Vol. 26, No. 3, March 1991, NEW YORK, USA pages 184 - 190 ANDREW GRUSS ET AL. 'INTEGRATED SENSOR AND RANGE-FINDING ANALOG SIGNAL PROCESSOR' see page 187	1-10

**ANNEX TO THE INTERNATIONAL SEARCH REPORT
ON INTERNATIONAL PATENT APPLICATION NO.**

DE 9300267
SA 72479

This annex lists the patent family members relating to the patent documents cited in the above-mentioned international search report.
The members are as contained in the European Patent Office EDP file on
The European Patent Office is in no way liable for these particulars which are merely given for the purpose of information.

07/07/93

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US-A-4473836	25-09-84	EP-A, B 0164464	18-12-85
		JP-B- 1060952	26-12-89
		JP-C- 1576742	24-08-90
		JP-A- 60120558	28-06-85

EP-A-0028960	20-05-81	FR-A- 2469805	22-05-81
		JP-C- 1638468	31-01-92
		JP-B- 3000831	09-01-91
		JP-A- 56076689	24-06-81
		US-A- 4382187	03-05-83

I. KLASSIFIKATION DES ANMELDUNGSGEGENSTANDS (bei mehreren Klassifikationssymbolen sind alle anzugeben) ⁶		
Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC Int.Kl. 5 H01L27/146		
II. RECHERCHIERTE SACHGEBIETE		
Recherchierter Mindestprüfstoff ⁷		
Klassifikationssystem	Klassifikationssymbole	
Int.Kl. 5	H01L	
Recherchierte nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Sachgebiete fallen ⁸		
III. EINSCHLAGIGE VERÖFFENTLICHUNGEN ⁹		
Art. ^o	Kennzeichnung der Veröffentlichung ¹¹ , soweit erforderlich unter Angabe der maßgeblichen Teile ¹²	Betr. Anspruch Nr. ¹³
A	1985 CHAPEL HILL CONFERENCE ON VLSI 1985, Seiten 463 - 471 CARVER MEAD 'A SENSITIVE ELECTRONIC PHOTORECEPTOR' siehe Seite 463 - Seite 467 ---	1-10
A	PATENT ABSTRACTS OF JAPAN vol. 15, no. 453 (E-1134)18. November 1991 & JP,A,31 92 764 (MINOLTA CAMERA CO LTD) siehe Zusammenfassung ---	1-10
A	US,A,4 473 836 (CHAMBERLAIN) 25. September 1984 in der Anmeldung erwähnt siehe Zusammenfassung ---	1-10
	-/--	
<p>^o Besondere Kategorien von angegebenen Veröffentlichungen ¹⁰ :</p> <p>"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist</p> <p>"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist</p> <p>"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)</p> <p>"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht</p> <p>"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist</p> <p>"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist</p> <p>"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden</p> <p>"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist</p> <p>"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist</p>		
IV. BESCHEINIGUNG		
Datum des Abschlusses der internationalen Recherche 07.JULI 1993		Absendedatum des internationalen Recherchenberichts 29.07.93
Internationale Recherchenbehörde EUROPAISCHES PATENTAMT		Unterschrift des bevollmächtigten Bediensteten ONSHAGE A.C.

III. EINSCHLAGIGE VERÖFFENTLICHUNGEN (Fortsetzung von Blatt 2)		
Art °	Kennzeichnung der Veröffentlichung, soweit erforderlich unter Angabe der maßgeblichen Teile	Betr. Anspruch Nr.
A	EP,A,0 028 960 (THOMSON-CSF) 20. Mai 1981 siehe Zusammenfassung ---	1-10
A	IEEE JOURNAL OF SOLID-STATE CIRCUITS Bd. 26, Nr. 3, März 1991, NEW YORK, USA Seiten 184 - 190 ANDREW GRUSS ET AL. 'INTEGRATED SENSOR AND RANGE-FINDING ANALOG SIGNAL PROCESSOR' siehe Seite 187 -----	1-10

**ANHANG ZUM INTERNATIONALEN RECHERCHENBERICHT
ÜBER DIE INTERNATIONALE PATENTANMELDUNG NR.**

DE 9300267
SA 72479

In diesem Anhang sind die Mitglieder der Patentfamilien der im obengenannten internationalen Recherchenbericht angeführten Patentdokumente angegeben.

Die Angaben über die Familienmitglieder entsprechen dem Stand der Datei des Europäischen Patentamts am
Diese Angaben dienen nur zur Unterrichtung und erfolgen ohne Gewähr.

07/07/93

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US-A-4473836	25-09-84	EP-A, B 0164464	18-12-85
		JP-B- 1060952	26-12-89
		JP-C- 1576742	24-08-90
		JP-A- 60120558	28-06-85

EP-A-0028960	20-05-81	FR-A- 2469805	22-05-81
		JP-C- 1638468	31-01-92
		JP-B- 3000831	09-01-91
		JP-A- 56076689	24-06-81
		US-A- 4382187	03-05-83

EPO FORM P073